

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-069596
 (43)Date of publication of application : 16.03.2001

(51)Int.Cl.

H04R 19/01
 H04R 31/00

(21)Application number : 11-238928
 (22)Date of filing : 25.08.1999

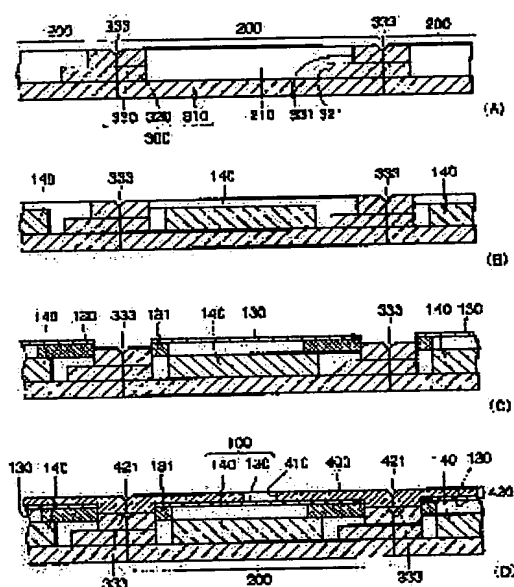
(71)Applicant : HOSIDEN CORP
 (72)Inventor : ODAYASHI YOSHIKI
 YASUDA MAMORU
 SAEKI SHINICHI
 OSAWA SHUJI

(54) MANUFACTURE OF SEMICONDUCTOR ELECTRET CONDENSER MICROPHONE AND THE SEMICONDUCTOR ELECTRET CONDENSER MICROPHONE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a manufacture of a semiconductor electret condenser microphone that attains further miniaturization, enhances yield, reduces cost and facilitates its manufacturing.

SOLUTION: This manufacturing method is a method for manufacturing a semiconductor electret condenser microphone, having a microphone section 100 that outputs a received sound as an electric signal and a case section 200 that contains this microphone section 100. This method includes a step, where a chip 140 with a fixed electrode formed thereto is assembled to a plurality of the case sections 200 formed as in-line arrangement to a sheet-like ceramic laminator 300, a step where a diaphragm 130 fitted to the chip 140 is assembled, a process clogging each case section 200 with a cover 400, and a step where the laminate 300 is divided into individual case section 200.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-69596

(P2001-69596A)

(43)公開日 平成13年3月16日(2001.3.16)

(51)Int.Cl.

H 0 4 R 19/01
31/00

識別記号

F I

H 0 4 R 19/01
31/00

ページコード(参考)

5 D 0 2 1
C

審査請求 未請求 請求項の数 4 O L (全 6 頁)

(21)出願番号

特願平11-238928

(22)出願日

平成11年8月25日(1999.8.25)

(71)出願人 000194918

ホシデン株式会社

大阪府八尾市北久宝寺1丁目4番33号

(72)発明者

大林 義昭

大阪府八尾市北久宝寺1丁目4番33号 ホ
シデン株式会社内

(72)発明者

安田 豊

大阪府八尾市北久宝寺1丁目4番33号 ホ
シデン株式会社内

(74)代理人

100085936

弁理士 大西 孝治 (外1名)

最終頁に続く

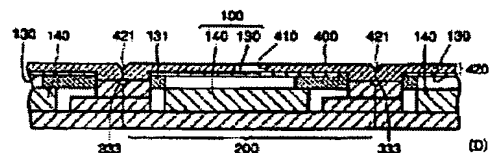
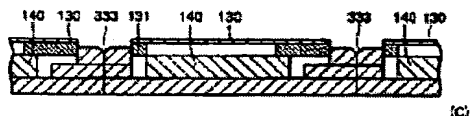
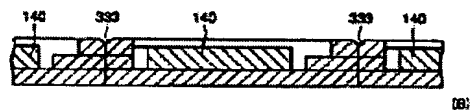
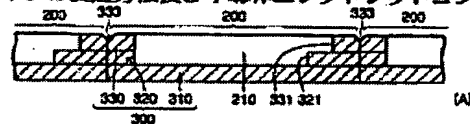
(54)【発明の名称】 半導体エレクトレットコンデンサマイクロホンの製造方法及び半導体エレクトレットコンデンサ

(57)【要約】

マイクロホン

【目的】 より小型化を達成することができ、歩留りも向上し、コストダウンを図ることができ、しかも製造を容易にする。

【構成】 入力された音を電気信号として出力するマイクロホン部100と、このマイクロホン部100を収納するケース部200とを有する半導体エレクトレットコンデンサマイクロホンの製造方法であって、シート状セラミックスの積層体300に基盤目状に形成された複数個のケース部200に固定電極部110が形成されたチップ部140を組み込む工程と、このチップ部140に取り付けられる振動膜130を組み込む工程と、各ケース部200を蓋部400で閉塞する工程と、前記積層体300を個々のケース部200に分割する工程とを有している。



【特許請求の範囲】

【請求項 1】 入力された音響を電気信号として出力するマイクロホン部と、このマイクロホン部を収納するケース部とを有する半導体エレクトレットコンデンサマイクロホンの製造方法において、シート状セラミックスの積層体に基盤目状に形成された複数のケース部に、マイクロホン部の構成要素を組み込む工程と、各ケース部を蓋部で閉塞する工程と、前記積層体を個々のケース部に分割する工程とを具備したことを特徴とする半導体エレクトレットコンデンサマイクロホンの製造方法。

【請求項 2】 前記マイクロホン部の構成要素を組み込む工程は、集積回路が形成されるとともに、固定電極部が形成されたチップ部をケース部に組み込む工程と、ケース部に組み込まれたチップ部に振動膜を取り付ける工程とに分かれていることを特徴とする請求項 1 記載の半導体エレクトレットコンデンサマイクロホンの製造方法。

【請求項 3】 入力された音響を電気信号として出力するマイクロホン部と、このマイクロホン部を収納するケース部とを有する半導体エレクトレットコンデンサマイクロホンであって、シート状セラミックスの積層体に基盤目状に形成された複数のケース部にマイクロホン部の構成要素を組み込んだ後に、各ケース部を蓋部で閉塞し、その後前記積層体を個々のケース部に分割したことを特徴とする半導体エレクトレットコンデンサマイクロホン。

【請求項 4】 前記マイクロホン部の構成要素は、集積回路が形成されるとともに、固定電極部が形成されたチップ部と、このチップ部に取り付けられる振動膜とであることを特徴とする請求項 3 記載の半導体エレクトレットコンデンサマイクロホン。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、半導体素子を形成する技術を応用した半導体エレクトレットコンデンサマイクロホンの製造方法と、この製造方法で製造された半導体エレクトレットコンデンサマイクロホンに関する。

【0002】

【従来の技術】 この種の半導体エレクトレットコンデンサマイクロホンは、図 5 に示すように、主として入力された音響を電気信号として出力するマイクロホン部 700 と、このマイクロホン部 700 を収納するケース部 800 と、このケース部 800 を閉塞する蓋部 810 とから構成されている。

【0003】 前記ケース部 800 には、後述するマイクロホン部 700 を保持するホルダ 830 等がある。

【0004】 前記マイクロホン部 700 は、半導体素子を形成する技術を応用して構成されている。すなわち、このマイクロホン部 700 は、インピーダンス変換素子

や増幅素子等からなる集積回路が形成されたチップ部 710 と、このチップ部 710 の表面に形成された固定電極部 720 と、この固定電極部 720 の上に形成されたスペーサ 730 と、このスペーサ 730 に取り付けられて前記固定電極部 720 と一定の間隔を持って対向させられた振動膜 740 とを有している。

【0005】 このような半導体エレクトレットコンデンサマイクロホンのマイクロホン部 700 の製造工程は次の通りである。まず、ウエハに多数個の集積回路を形成する。集積回路が形成された側に固定電極部 720 を形成するとともに、スペーサ 730 を形成する。

【0006】 次に、前記スペーサ 730 に振動膜 740 を取り付け、すると、固定電極部 720 と振動膜 740 との間には、スペーサ 730 の厚さに相当する空間 750 が形成される。なお、振動膜 740 は予めリング 741 に貼着されているとともに、上面にはエレクトレット層が形成されている。

【0007】 ウエハに多数個形成されたマイクロホン部 700 は、ダンシングソーで分割される。この分割されたマイクロホン部 700 のチップ部 710 の裏面側に端子 760 が取り付けられてマイクロホン部 700 として完成する。

【0008】 このような構成されたマイクロホン部 700 は、セラミックス等からなるケース部 800 のホルダ部 830 に保持されるとともに、ホルダ部 830 の背面側に取り付けられたアース板 820 とともに、ケース本体部 810 の音孔 811 に正対される。

【0009】

【発明が解決しようとする課題】 すなわち、従来の半導体エレクトレットコンデンサマイクロホンは、少なくとも、マイクロホン部、ケース部、蓋部、端子、ホルダ等の 5～8 個程度の部品を組み合わせて構成されるので、小型化に一定の制限があり、歩留りが悪く、しかもコストが高いという問題点があった。また、小さなケース部にマイクロホン部を組み込む工程が必要になるので、ハンドリング等の面から製造が困難という問題点もある。

【0010】 本発明は、上記事情に鑑みて創案されたもので、より小型化を達成することができ、歩留りも向上し、コストダウンを図ることができ、しかも製造が容易な半導体エレクトレットコンデンサマイクロホンの製造方法と、半導体エレクトレットコンデンサマイクロホンを提供することを目的としている。

【0011】

【課題を解決するための手段】 本発明に係る半導体エレクトレットコンデンサマイクロホンの製造方法は、入力された音響を電気信号として出力するマイクロホン部と、このマイクロホン部を収納するケース部とを有する半導体エレクトレットコンデンサマイクロホンの製造方法において、シート状セラミックスの積層体に基盤目状に形成された複数のケース部に、マイクロホン部の構

成要素を組み込む工程と、各ケース部を蓋部で閉塞する工程と、前記積層体を個々のケース部に分割する工程とを有している。

【0012】

【発明の実施の形態】図1は本発明の実施の形態に係る半導体エレクトレットコンデンサマイクロホンの製造方法の工程を示す概略的断面図、図2は本発明に係る半導体エレクトレットコンデンサマイクロホンの製造方法においてチップ部に振動膜を取り付ける前の概略的平面図、図3は本発明に係る半導体エレクトレットコンデンサマイクロホンの製造方法においてケース部にチップ部を取り付ける前の概略的平面図、図4は本発明に係る半導体エレクトレットコンデンサマイクロホンの製造方法によって製造された半導体エレクトレットコンデンサマイクロホンの図面であって、同図(A)は概略的平面図、同図(B)は概略的A-A線断面図、同図(C)は概略的底面図である。

【0013】本発明の実施の形態に係る半導体エレクトレットコンデンサマイクロホンの製造方法は、入力された音響を電気信号として出力するマイクロホン部100と、このマイクロホン部100を収納するケース部200とを有する半導体エレクトレットコンデンサマイクロホンの製造方法であって、シート状セラミックスの積層体300に基盤目状に形成された複数個のケース部200に、マイクロホン部100の構成要素として、集積回路が形成されるとともに、固定電極部110が形成されたチップ部140と、このチップ部140に取り付けられる振動膜130を組み込む工程と、各ケース部200を蓋部400で閉塞する工程と、前記積層体300を個々のケース部200に分割する工程とを有している。

【0014】まず、ケース部200について説明する。このケース部200は、図1等にも示すように、3層のシート状セラミックス310、320、330を積層した積層体300に基盤目状に形成されている。

【0015】各層のシート状セラミックス310、320、330には、同じ位置に複数個（図面では8つの貫通孔が開設されている。従って、積層体300にも同様の貫通孔350A～350Hが形成されることになる。これらの貫通孔350A～350Hは、各層のシート状セラミックス310、320、330に形成された導電層を相互に接続するための側面導電層（図示省略）が形成される部分である。

【0016】最下層のシート状セラミックス310は、ケース部200の底面となるものである。この最下層のシート状セラミックス310は、例えば368個のケース部200となるものであれば、縦が85mm、横が68.48mmに設定されている。なお、この最下層のシート状セラミックス310の上面側には、導電層312が全面的に形成されている。なお、この導電層312は、図3においては右上がりの斜線で示されている。ま

た、この最下層のシート状セラミックス310の裏面側には、図4(C)に示すように、前記側面導電層と繋がった4つの底面導電層315B、315C、315F、315Gが形成されている。

【0017】このような最下層のシート状セラミックス310の上に中間層のシート状セラミックス320が積層される。この中間層のシート状セラミックス320は、大きさは最下層のシート状セラミックス310と同一であるが、368個の開口部321が形成されている。この開口部321は、中間層のシート状セラミックス320が最下層のシート状セラミックス310に積層されることで、マイクロホン部100が嵌まり込む凹部210となる部分である。なお、この中間層のシート状セラミックス320には後述する上層のシート状セラミックス330から露出する部分に3つの導電層322A、322B、322Cが形成されている。この導電層322A、322B、322Cは、マイクロホン部100の電極141A、141B、141Cとボンディングワイヤ150A、150B、150Cで接続される部分である。

【0018】また、この中間層のシート状セラミックス320の上に、上層のシート状セラミックス330が積層される。この上層のシート状セラミックス330は、前記開口部321より大きな368個の開口部331が形成されている。すなわち、この開口部331は、上層のシート状セラミックス330が中間層のシート状セラミックス320に積層されても、前記開口部321、すなわち凹部321を露出させていることになる。また、この上層のシート状セラミックス330には、導電層332が全面的に形成されている。

【0019】このような3つのシート状セラミックス310、320、330を順次積層して焼成することで368個のケース部200が一体に形成された積層体300が構成されるのである。

【0020】なお、前記導電層322Aは、貫通孔350Cに形成された側面導電層（図示省略）に接続される。また、導電層322Bは、貫通孔350Bに形成された側面導電層（図示省略）に接続される。さらに、導電層322Cは、貫通孔350Aに形成された側面導電層（図示省略）、貫通孔350Gに形成された側面導電層（図示省略）、最下層のシート状セラミックス310に形成された導電層312及び、上層のシート状セラミックス330に形成された導電層332にそれぞれ接続されている。

【0021】一方、ケース部200を閉塞する蓋部400は、同様にシート状セラミックスを焼成したものである。そして、前記凹部210に収納されることになるマイクロホン部200に音響を導くための音孔410が開設されている。この蓋部400も、ケース部300と同様に、1枚のシート状セラミックス420に368個形

成されている。

【0022】なお、前記ケース部200となる積層体300と、蓋部400となる1枚のシート状セラミックス420とは、最終工程で個々の半導体エレクトレットコンデンサマイクロホンに分割するための断面略V字形のスタンプライン333、421がそれぞれ形成されている。

【0023】ところで、前記マイクロホン部100は、集積回路が形成されるとともに、固定電極部110が形成されたチップ部140と、このチップ部140に取り付けられる振動膜130とを有している。

【0024】まず、前記チップ部140は、ウエハにフォトリソグラフィ技術等を用いて集積回路としてのインピーダンス変換素子、増幅回路、ノイズキャンセル回路、AGC回路等を形成することで、ウエハに多数個同時に形成される。さらに、図2に示すように、このチップ部140の上面に略円形の固定電極部110を形成する。さらに、この固定電極部110を取り囲むように4つのスペーサ120を形成する。なお、このスペーサ120は、後述する振動膜130と固定電極部110との間に一定の空間を形成するものである。

【0025】このように多数個のチップ部140が形成されたウエハを分割して個々のチップ部140とする。

【0026】このように、集積回路等が形成されたチップ部140は、図1(B)に示すように、積層体300に形成されたケース部200の凹部210に1つずつボンディングされる。そして、チップ部140の3つの電極141A、141B、141Cは、それぞれボンディングワイヤ150A、150B、150Cによって前記中間層のシート状セラミックス320の3つの導電層322A、322B、322Cに電気的に接続される。

【0027】このようにチップ部140がボンディングされたならば、振動膜130を前記スペーサ120に取り付ける(図1(C)参照)。この振動膜130は、片面にニッケル又はアルミニウムの300~500Åの蒸着膜が形成されたEFPフィルムをリング131に貼着し、さらにコロナ分極の手法で-200~-250Vに帯電させることでエレクトレット層が形成されたものである。

【0028】上述のように構成された振動膜130をスペーサ120に取り付けた後、スクリーン印刷でケース部200に導電性接着剤を塗布する。そして、図1(D)に示すように、蓋部400となる1枚のシート状セラミックス420を積層体300に取り付けるのである。

【0029】すなわち、この製造方法では、積層体300に形成された複数個のケース部200にマイクロホン部100を組み込む工程では、集積回路が形成されるとともに、固定電極部110が形成されたチップ部140をケース部200に組み込む工程と、ケース部200に

組み込まれたチップ部140に振動膜130を取り付ける工程とに分かれているのである。

【0030】このように複数個の半導体エレクトレットコンデンサマイクロホンが形成されたものを前記スタンプライン333、421から分割することで、図4に示すような個々の半導体エレクトレットコンデンサマイクロホンとするのである。

【0031】なお、上述した実施の形態では、振動膜130にエレクトレット層を形成したタイプを挙げたが、チップ部140にエレクトレット層を形成するタイプのものであってもよい。その場合には、振動膜130に導電層を形成し、この導電層から信号をチップ部110の集積回路に導くようにする必要がある。

【0032】また、1つの積層体300は368個のケース部200が集合したものとしたが、この数に限定されることはない。

【0033】

【発明の効果】本発明に係る半導体エレクトレットコンデンサマイクロホンの製造方法は、入力された音響を電気信号として出力するマイクロホン部と、このマイクロホン部を収納するケース部とを有する半導体エレクトレットコンデンサマイクロホンの製造方法であって、シート状セラミックスの積層体に基盤目状に形成された複数個のケース部に、マイクロホン部の構成要素を組み込む工程と、各ケース部を蓋部で閉塞する工程と、前記積層体を個々のケース部に分割する工程とを有している。

【0034】この製造方法によると、ケース部、マイクロホン部を構成するチップ部、マイクロホン部を構成する振動膜、蓋体というように部品点数を削減することができるので、従来の方法より小型化が図れるとともに歩留りを向上させ、コストの低減も図れるという効果がある。特に、複数個のケース部が形成された積層体にマイクロホン部を組み込むようにするので、ハンドリングの面からも無理がなく製造が容易、特に自動化に有利になるという利点がある。

【0035】特に、前記マイクロホン部の構成要素を組み込む工程が、集積回路が形成されるとともに、固定電極部が形成されたチップ部をケース部に組み込む工程と、ケース部に組み込まれたチップ部に振動膜を取り付ける工程とに分かれていると、小さなチップ部に振動膜を取り付けるのではなく、大きなケース部に収納された状態のチップ部に振動膜を取り付けるようになるので、ハンドリングの面からも無理がない。

【0036】一方、本発明に係る半導体エレクトレットコンデンサマイクロホンは、入力された音響を電気信号として出力するマイクロホン部と、このマイクロホン部を収納するケース部とを有する半導体エレクトレットコンデンサマイクロホンであって、シート状セラミックスの積層体に基盤目状に形成された複数個のケース部にマイクロホン部の構成要素を組み込んだ後に、各ケース部

を蓋部で閉塞し、その後前記積層体を個々のケース部に分割しているので、小型化、コストダウン等を図ることができる。

【0037】特に、マイクロホン部の構成要素を、集積回路が形成されるとともに、固定電極部が形成されたチップ部と、このチップ部に取り付けられる振動膜とすると、ハンドリングの面から有利であるのでコストダウンに有利である。

【図面の簡単な説明】

【図1】本発明の実施の形態に係る半導体エレクトレットコンデンサマイクロホンの製造方法の工程を示す概略的断面図である。

【図2】本発明に係る半導体エレクトレットコンデンサマイクロホンの製造方法においてチップ部に振動膜を取り付ける前の概略的平面図である。

【図3】本発明に係る半導体エレクトレットコンデンサ

マイクロホンの製造方法においてケース部にチップ部を取り付ける前の概略的平面図である。

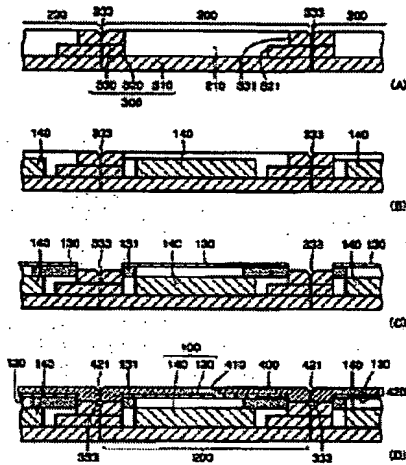
【図4】本発明に係る半導体エレクトレットコンデンサマイクロホンの製造方法によって製造された半導体エレクトレットコンデンサマイクロホンの図面であって、同図(A)は概略的平面図、同図(B)は概略的A-A線断面図、同図(C)は概略的底面図である。

【図5】従来のこの種の半導体エレクトレットコンデンサマイクロホンの概略的断面図である。

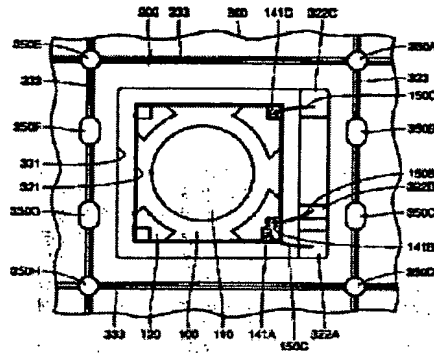
【符号の説明】

- 100 マイクロホン部
- 130 振動膜
- 140 チップ部
- 200 ケース部
- 300 積層体

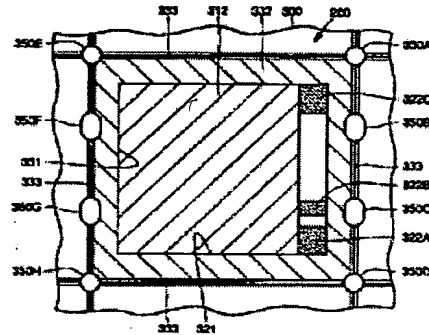
【図1】



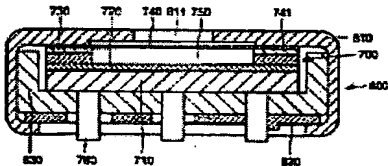
【図2】



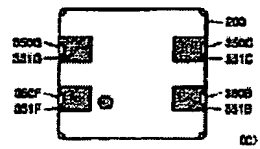
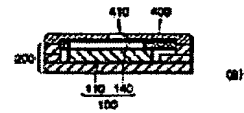
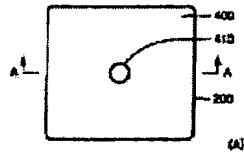
【図3】



【図5】



【図 4】



フロントページの続き

(72)発明者 佐伯 真一
大阪府八尾市北久宝寺1丁目4番33号 ホ
シデン株式会社内

(72)発明者 大澤 周治
大阪府八尾市北久宝寺1丁目4番33号 ホ
シデン株式会社内
Fターム(参考) 50021 CC03 CC12